

RZECZPOSPOLITA  
POLSKA



Urząd Patentowy  
Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY** (19) **PL** (11) **227657**

(13) **B1**

(21) Numer zgłoszenia: **405182**

(51) Int.Cl.

**H03M 1/14 (2006.01)**

**H03M 1/34 (2006.01)**

(22) Data zgłoszenia: **30.08.2013**

---

(54) **Sposób pomiaru parametrów sygnału analogowego oraz urządzenie do pomiaru parametrów sygnału analogowego**

---

(43) Zgłoszenie ogłoszono:  
**02.03.2015 BUP 05/15**

(45) O udzieleniu patentu ogłoszono:  
**31.01.2018 WUP 01/18**

(73) Uprawniony z patentu:

**UNIwersytet Jagielloński, Kraków, PL**

(72) Twórca(y) wynalazku:

**MAREK PAŁKA, Kraków, PL**

**PAWEŁ MOSKAL, Czułówek, PL**

(74) Pełnomocnik:

**rzecz. pat. Adam Pawłowski**

---

**PL 227657 B1**

## Opis wynalazku

Przedmiotem wynalazku jest sposób pomiaru parametrów sygnału analogowego oraz urządzenie do pomiarów parametrów sygnału analogowego. Wynalazek ma zastosowanie zwłaszcza do pomiaru sygnałów elektrycznych z konwerterów w tomografach typu TOF-PET, gdzie jest wymagana wysoka dokładność pomiaru czasu.

Obrazy wnętrza organizmów można uzyskiwać wykorzystując różnego rodzaju techniki tomograficzne, w których dokonuje się rejestracji i pomiaru promieniowania z tkanek organizmu oraz przetwarza się uzyskane dane na obraz.

Jedną z technik tomograficznych jest pozytonowa tomografia emisyjna (ang. *Positron Emission Tomography*, PET), która polega na określeniu przestrzennego rozkładu wybranej substancji w ciele, oraz umożliwia odnotowanie zmian stężenia tej substancji w czasie, co pozwala ustalić szybkość metabolizmu poszczególnych komórek tkankowych.

Wybraną substancją stanowi radiofarmaceutyk, który podaje się pacjentowi na krótko przed wykonaniem obrazowania PET. Radiofarmaceutyk, nazywany także znacznikiem izotopowym, jest substancją chemiczną, w której przynajmniej jeden atom zastąpiono izotopem promieniotwórczym, przykładowo  $^{11}\text{C}$ ,  $^{15}\text{O}$ ,  $^{13}\text{N}$ ,  $^{18}\text{F}$ , który dobiera się tak, aby uległ rozpadowi promieniotwórczemu z wyemitowaniem pozytonu (antyelektronu). Pozyton zostaje wyemitowany z jądra atomowego i przenika do przestrzeni tkankowej pacjenta, gdzie ulega anihilacji z elektronem – obecnym w organizmie pacjenta.

Zjawisko anihilacji pozytonu i elektronu – będące podstawą obrazowania w technice PET, polega na zamianie masy tych cząstek w energię, która zostaje wyemitowana w postaci fotonów anihilacyjnych, każdy o energii równej 511 keV. W wyniku pojedynczego zjawiska anihilacji powstają najczęściej dwa fotony, które zgodnie z zasadą zachowania pędu rozbiegają się w przeciwnych kierunkach pod kątem  $180^\circ$  w układzie spoczynkowym pozytonu i elektronu, przy czym tor ruchu fotonów tworzący linię prostą określa się jako tzw. linię odpowiedzi (z ang. *Line of Response* – LOR). Strumień powstających w opisanym procesie fotonów nosi nazwę promieniowania gamma, a każdy foton określa się mianem kwantu gamma – dla podkreślenia jądrowego pochodzenia tego promieniowania. Powstałe kwanty gamma mają zdolność przenikania przez materię – w tym tkanki organizmów żywych – co pozwala na ich detekcję w pewnej odległości od pacjenta. Proces anihilacji pozytonu i elektronu następuje zazwyczaj w odległości kilku milimetrów od miejsca rozpadu znacznika promieniotwórczego. Ten fakt stanowi naturalne ograniczenie ostrości obrazu w technice PET do kilku milimetrów.

W skład tomografu PET wchodzi urządzenie detekcyjne, wykrywające promieniowanie gamma oraz elektronika i oprogramowanie umożliwiające określenie miejsca anihilacji-pozytonu w ciele na podstawie miejsca i czasu detekcji danej pary kwantów gamma. Detektory promieniowania ułożone są zwykle w warstwy tworzące pierścień wokół pacjenta i składają się zasadniczo z materiału scyntylacyjnego nieorganicznego. Kwant gamma wpada do scyntylatora, który pochłania jego energię, a następnie wypromieniowuje ją w postaci światła (strumienia fotonów). Mechanizm pochłaniania energii promieniowania gamma przez scyntylator może zachodzić zasadniczo na dwa sposoby: poprzez efekt Comptona lub w wyniku zjawiska fotoelektrycznego, przy czym w stosowanych w technice PET tomografach, w celach obliczeniowych bierze się pod uwagę tylko efekt fotoelektryczny. Stąd przyjmuje się, że liczba fotonów wytworzonych w materiale scyntylatora jest proporcjonalna do energii kwantu gamma zdeponowanej w tym scyntylatorze.

Gdy dwa anihilacyjne kwanty gamma zostaną zarejestrowane przez parę detektorów w odstępie czasu nie większym niż kilka nanosekund czyli w tzw. koincydencji, można zlokalizować punkt anihilacji – który będzie znajdować się na linii odpowiedzi LOR – czyli na linii łączącej środki detektorów lub pomiędzy punktami w scyntylatorach paskowych, w których kwanty gamma zdeponowały energię. Współrzędne miejsca anihilacji uzyskuje się na podstawie różnicy czasów pomiędzy dotarciem kwantów gamma do detektorów leżących na dwóch końcach linii LOR. W literaturze technikę tę nazywa się metodą czasu przelotu TOF (z ang. *Time of Flight*), a tomografy PET wykorzystujące pomiar czasu nazywane są odpowiednio TOF-PET. Do zastosowania tej techniki wymagane są czasowe zdolności rozdzielcze scyntylatora rzędu kilkuset pikosekund.

Impulsy świetlne ze scyntylatora mogą być zamieniane na impulsy elektryczne z wykorzystaniem fotopowielaczy lub fotodiod. Sygnały elektryczne z konwerterów niosą informacje o miejscu i czasie zarejestrowania kwantów anihilacyjnych oraz energii przez nie zdeponowanej.

Podstawowymi elementami układu przetwarzającego sygnały w detektorach promieniowania są dyskryminatory stało-poziomowe (ang. *Leading Edge Discriminator*) i dyskryminatory stało-frakcyjne

(ang. *Constant Fraction Discriminator*), które w połączeniu z konwerterami cyfrowymi TDC (ang. *Time-to-Digital Converter*) umożliwiają pomiar czasu, w którym sygnały elektryczne z tych detektorów przekraczają zadane napięcie odniesienia lub zadaną frakcję amplitudy sygnału. Dyskryminatory takie zbudowane są na bazie standardowych elementów elektronicznych i składają się między innymi ze źródła prądowego, przedwzmacniacza prądowego, komparatora, układu kształtowania, kondensatorów, oporników, diod, tranzystorów i linii transmisyjnych. Jeśli sygnał z detektora jest większy niż napięcie progowe ustawione na dyskryminatorze, to na wyjściu dyskryminatora pojawia się sygnał logiczny niosący informacje o czasie zarejestrowania kwantu gamma. Ładunek mierzony jest natomiast za pomocą konwerterów ADC (ang. *Analog-to-Digital Converter*).

Rozdzielczości czasowe w przypadku dyskryminatorów stało-poziomowych i stało-frakcyjnych są ograniczone zależnością odpowiedzi tych dyskryminatorów od kształtu sygnałów, a w przypadku dyskryminatorów stało-poziomowych – także od amplitudy sygnałów wejściowych. Czas wyznaczany przy użyciu dyskryminatorów stało-poziomowych, ze względu na tzw. efekt chodzenia (ang. *Time Walk*) zmienia się wraz z amplitudą sygnału. Efekt ten może być do pewnego stopnia korygowany, jeśli jednocześnie mierzony jest ładunek lub amplituda sygnału. Natomiast w przypadku dyskryminatorów stało-frakcyjnych czas, w którym sygnał przekracza ustaloną frakcję amplitudy, zasadniczo nie zależy od amplitudy, ale zmienia się w zależności od kształtu sygnału (czyli rozkładu liczby fotonów w funkcji czasu). Wariacje kształtów i amplitud sygnałów są tym większe im większy jest scyntylicator.

Sygnały logiczne z dyskryminatorów są przetwarzane przez system wyzwalania, w którym podlegają one ciągłemu procesowi operacji logicznych. Wynikiem tych operacji jest sygnał logiczny niosący informacje o tym, czy zarejestrowane zdarzenie powinno podlegać dalszej obróbce elektronicznej. Ciągi operacji logicznych dobierane są w zależności od rodzaju detektorów, konfiguracji modułów oraz częstości rejestrowanych zdarzeń i ich głównym celem jest odrzucenie sygnałów nieprzydatnych przy rekonstrukcji obrazu, a tym samym zminimalizowanie czasu martwego systemu akwizycji, a także czasu koniecznego do obróbki danych i rekonstrukcji obrazu.

W publikacjach zgłoszeń patentowych WO2011/008119 oraz WO2011008118 opisano różne aspekty związane z tomografami PET, które mogą mieć istotne znaczenie dla zrozumienia niniejszego opisu, a w szczególności sposób wyznaczania miejsca jonizacji na podstawie rozkładu czasu lub amplitud sygnałów mierzonych w różnych miejscach wokół scyntylicatora. Rozwiązania opisane w powyższych publikacjach patentowych bazują na pomiarze czasu dotarcia impulsów świetlnych do brzegów detektora.

Celowym byłoby opracowanie sposobu badania parametrów sygnału analogowego oraz urządzenia do badania parametrów sygnału analogowego, który pozwala na osiągnięcie wysokiej dokładności pomiaru czasu nadejścia impulsów elektrycznych, korzystnie z dokładnością kilkudziesięciu pikosekund, niezależnie od ich kształtu i amplitudy, który jednocześnie charakteryzowałby się znacząco mniejszym poborem mocy niż znane w stanie techniki dyskryminatory oraz łączyłby w sobie rolę dyskryminatora analogowego i przetwornika cyfrowego. Ponadto, jako dyskryminator łączyłby w sobie rolę dyskryminatora stało-poziomowego i stało-frakcyjnego.

Przedmiotem wynalazku jest sposób pomiaru parametrów sygnału analogowego, w którym to sposobie określa się parametry czasowe przejścia sygnału analogowego ( $S$ ) przez progi o uprzednio określonym poziomie napięć ( $V_A, V_B, V_C, V_D$ ). Sposób charakteryzuje się tym, że powiela się sygnał analogowy ( $S$ ) na sygnały pośrednie ( $S_A, S_B, S_C, S_D$ ) w liczbie odpowiadającej liczbie przyjętych uprzednio progów ( $V_A, V_B, V_C, V_D$ ). Zapewnia się układ FPGA wyposażony w buforów różnicowych, których wyjścia przyłączone są do ciągów elementów opóźniających, w liczbie równej liczbie progów ( $V_A, V_B, V_C, V_D$ ). Na wejścia każdego z buforów różnicowych podaje się po jednym sygnale pośrednim ( $S_A, S_B, S_C, S_D$ ) oraz napięcie odniesienia odpowiadające określonemu progowi ( $V_A, V_B, V_C, V_D$ ). Za pomocą przyporządkowanych odrębnie do każdego z ciągów generatorów wektorów, podłączonych do wspólnego sygnału zegarowego ( $CLK$ ), odczytuje się we wspólnym dla wszystkich generatorów momencie bieżącą wartość sygnału wyjściowego każdego elementu opóźniającego w danym ciągu i podaje się tą wartość w postaci wektora wyjściowego ciągu ( $W_A, W_B, W_C, W_D$ ), po czym określa się parametry czasowe przejścia sygnału analogowego ( $S$ ) przez progi o uprzednio określonych poziomach ( $V_A, V_B, V_C, V_D$ ) na podstawie wartości wektorów wyjściowych ciągów ( $W_A, W_B, W_C, W_D$ ) i wartości opóźnienia wprowadzanego przez elementy opóźniające.

Przedmiotem wynalazku jest również układ do pomiaru parametrów sygnału analogowego, do określania parametrów czasowych przejścia sygnału analogowego ( $S$ ) przez progi o uprzednio określonych poziomach napięć ( $V_A, V_B, V_C, V_D$ ). Układ zawiera rozgałęźnik (5) przystosowany do powiela-

nia sygnału analogowego ( $S$ ) na sygnały pośrednie ( $S_A, S_B, S_C, S_D$ ) w liczbie odpowiadającej liczbie przyjętych uprzednio progów ( $V_A, V_B, V_C, V_D$ ). Układ zawiera ponadto układ FPGA wyposażony w buforów różnicowe, których wyjścia przyłączone są do ciągów elementów opóźniających, w liczbie równej liczbie progów ( $V_A, V_B, V_C, V_D$ ), przy czym do wejścia każdego z buforów różnicowych jest przyłączony odrębny sygnał pośredni ( $S_A, S_B, S_C, S_D$ ) oraz napięcie odniesienia odpowiadające określonemu progowi ( $V_A, V_B, V_C, V_D$ ). Do każdego z ciągów przyłączone są generatory wektorów podłączone do wspólnego sygnału zegarowego ( $CLK$ ), przystosowane do odczytywania we wspólnym dla wszystkich generatorów momencie bieżącej wartości sygnału wyjściowego każdego elementu opóźniającego w danym ciągu i podawania tej wartości w postaci wektora wyjściowego ciągu ( $W_A, W_B, W_C, W_D$ ).

Układ dyskryminatora wieloprogowego według wynalazku umożliwia precyzyjny pomiar czasu, osiągając wydajność rzędu  $\sim 10$  ps rozdzielczości czasowej. Układ ten charakteryzuje się użyciem do tego celu układu FPGA zawierającego buforów LVDS (lub inne buforów różnicowe). Jego dodatkową cechą jest łatwość skalowalności liczby użytych kanałów dyskryminatorów i pomiaru czasu.

Przedmiot wynalazku został przedstawiony w przykładzie wykonania na rysunku, na którym:

Fig. 1 przedstawia schemat układu według wynalazku;

Fig. 2 przedstawia schemat generowania wektora wyjściowego;

Fig. 3 przedstawia schemat złożenia parametrów czasowych z sygnałów pośrednich.

Rozwiązanie według wynalazku zostało oparte o układ FPGA, z uwagi na to, że typowe układy FPGA są standardowo wyposażone w wejścia różnicowe (takie jak bufor LVDS – ang. *Low Voltage Differential Signal*) i mają możliwość przeprogramowywania połączeń logicznych wewnątrz układu. Wykorzystana została również obecność łańcucha przeniesienia, który umożliwia szybką komunikację pomiędzy sąsiadującymi komórkami logiki (elementami łańcucha).

Układ według wynalazku, przedstawiony na Fig. 1, jest przeznaczony do pomiaru parametrów sygnału analogowego, do określania parametrów czasowych przejścia sygnału analogowego  $S$  przez progi o uprzednio określonym poziomie napięć. W przedstawionym przykładzie wykonania układ przystosowany jest do pomiaru czasu przejścia sygnału  $S$  przez progi czterech napięć –  $V_A, V_B, V_C, V_D$ .

Mierzony sygnał analogowy  $S$  jest rozgałęziany w rozgałęźniku 5 na sygnały pośrednie  $S_A, S_B, S_C, S_D$  w liczbie odpowiadającej liczbie przyjętych progów napięć.

Sygnały pośrednie  $S_A, S_B, S_C, S_D$  podaje się do układu FPGA 10 na wejścia buforów różnicowych, przykładowo buforów LVDS 11A, 11B, 11C, 11D. Na drugie z wejść każdego bufora podaje się napięcie odniesienia  $V_A, V_B, V_C, V_D$ . Wyjścia buforów przyłączone są do ciągów 20A, 20B, 20C, 20D elementów opóźniających 21, 22, 23. Liczba elementów opóźniających uzależniona jest od konfiguracji danego systemu, korzystnie jest nie mniejsza niż iloraz średniego czasu trwania mierzonego impulsu i opóźnienia wprowadzanego przez pojedynczy element opóźniający. Jako ciągi elementów opóźniających można wykorzystać łańcuchy przeniesienia używane standardowo w układzie FPGA jako części sumatora, gdzie każdy element tego łańcucha w tej konfiguracji pełni rolę linii opóźniającej.

Do każdego z ciągów 20A, 20B, 20C, 20D przyłączone są generatory wektorów 31A, 31B, 31C, 31D podłączone do wspólnego sygnału zegarowego  $CLK$ . Generatory te są przystosowane do odczytywania, we wspólnym dla wszystkich generatorów momencie, bieżącej wartości sygnału wyjściowego każdego elementu opóźniającego 21, 22, 23 w danym ciągu 20A, 20B, 20C, 20D, jak zilustrowano to przykładowo na Fig. 2. Moment odczytu może być wyznaczony określonym zboczem sygnału zegarowego. W przykładzie zilustrowanym na Fig. 2, sygnał wyjściowy  $S_{D2}$  elementu opóźniającego 22 jest opóźniony o wartość opóźnienia dla tego elementu względem sygnału wyjściowego  $S_{D1}$ , z kolei sygnał wyjściowy  $S_{D3}$  elementu opóźniającego 23 jest opóźniony względem  $S_{D3}$  o wielokrotność opóźnienia zależną od ilości elementów opóźniających pomiędzy elementami 22 a 23. Przy odczycie na narastającym zboczach sygnału zegarowego  $CLK$ , wartości sygnałów  $S_{D1}$  i  $S_{D2}$  wynoszą „1”, a wartość sygnału  $S_{D3}$  wynosi „0”.

Wartości odczytane na wyjściach poszczególnych elementów opóźniających 21, 22, 23 są podawane na wyjściu generatora jako wektor wyjściowy ciągu  $W_A, W_B, W_C, W_D$  – w przykładzie przedstawionym na Fig. 2 wektor wyjściowy ciągu miałby wartość 11...0, gdzie „...” określa wartości odczytane z elementów opóźniających pomiędzy elementem 22 a 23.

Znając moment wystąpienia zbocza narastającego zegara i opóźnienie wprowadzane przez poszczególne elementy opóźniające, można obliczyć moment wystąpienia zmiany danego sygnału pośredniego z dokładnością do wartości opóźnienia wprowadzanego przez pojedynczy element opóźniający.

Przykładowo, jeśli ciąg elementów opóźniających składa się z dziesięciu elementów, to wartość wektora ciągu  $W=1111000000$  wskazuje na to, że przejście sygnału pośredniego z wartości 0 na 1 nastąpiło w chwili równej chwili pomiaru – 4\*opóźnienie pojedynczego elementu. Podobnie, wartość wektora ciągu  $W=0001111111$  wskazuje na to, że przejście sygnału pośredniego z wartości 1 na 0 nastąpiło w chwili równej chwili pomiaru – 3\*opóźnienie pojedynczego elementu. Wartość opóźnienia pojedynczego elementu jest zwykle znacznie mniejsza od częstotliwości pracy zegara. Przykładowo, w układzie FPGA model Lattice ECMP3 firmy Lattice wartość opóźnienia wprowadzanego przez pojedyncze elementy łańcucha przeniesienia, niezależnie od częstotliwości pracy układu FPGA, może wynosić ~10 ps.

Układ według wynalazku pozwala więc na pomiar parametrów czasowych każdego z sygnałów pośrednich z dokładnością do wartości opóźnienia pojedynczego elementu. Dzięki temu, że poszczególne generatory są przyłączone do wspólnego zegara, pomiar parametrów czasowych sygnałów pośrednich jest ze sobą idealnie zsynchronizowany. Możliwe jest więc precyzyjne określenie przebiegu czasowego całego sygnału  $S$  z rozdzielczością zależną od ilości przyjętych progów i od wartości opóźnienia pojedynczego elementu opóźnienia. Przykład złożenia informacji z poszczególnych progów został przedstawiony na Fig. 3.

W zależności od przyjętych wartości progów napięć i ich liczby można projektować dyskryminatory stało-poziomowe lub stało-frakcyjne.

Zastosowanie układu według wynalazku umożliwia więc bardzo dokładne określenie przebiegów czasowych impulsów z konwerterów w tomografach typu TOF-PET.

## Zastrzeżenia patentowe

1. Sposób pomiaru parametrów sygnału analogowego, w którym to sposobie określa się parametry czasowe przejścia sygnału analogowego ( $S$ ) przez progi o uprzednio określonym poziomie napięć ( $V_A, V_B, V_C, V_D$ ), **znamienny tym**, że
  - powiela się sygnał analogowy ( $S$ ) na sygnały pośrednie ( $S_A, S_B, S_C, S_D$ ) w liczbie odpowiadającej liczbie przyjętych uprzednio progów ( $V_A, V_B, V_C, V_D$ ),
  - zapewnia się układ FPGA (10) wyposażony w buforów różnicowe (11A, 11B, 11C, 11D), których wyjścia przyłączone są do ciągów (20A, 20B, 20C, 20D) elementów opóźniających (21, 22, 23), w liczbie równej liczbie progów ( $V_A, V_B, V_C, V_D$ ),
  - na wejścia każdego z buforów różnicowych (11A, 11B, 11C, 11D) podaje się po jednym sygnale pośrednim ( $S_A, S_B, S_C, S_D$ ) oraz napięcie odniesienia odpowiadające określonemu progowi ( $V_A, V_B, V_C, V_D$ ),
  - za pomocą przyporządkowanych odrębnie do każdego z ciągów (20A, 20B, 20C, 20D) generatorów wektorów (31A, 31B, 31C, 31D), podłączonych do wspólnego sygnału zegarowego (CLK), odczytuje się we wspólnym dla wszystkich generatorów momencie bieżącą wartość sygnału wyjściowego każdego elementu opóźniającego (21, 22, 23) w danym ciągu (20A, 20B, 20C, 20D) i podaje się tą wartość w postaci wektora wyjściowego ciągu ( $W_A, W_B, W_C, W_D$ ),
  - po czym określa się parametry czasowe przejścia sygnału analogowego ( $S$ ) przez progi o uprzednio określonych poziomach ( $V_A, V_B, V_C, V_D$ ) na podstawie wartości wektorów wyjściowych ciągów ( $W_A, W_B, W_C, W_D$ ) i wartości opóźnienia wprowadzanego przez elementy opóźniające (21, 22, 23).
2. Układ do pomiaru parametrów sygnału analogowego, do określania parametrów czasowych przejścia sygnału analogowego ( $S$ ) przez progi o uprzednio określonych poziomach napięć ( $V_A, V_B, V_C, V_D$ ), **znamienny tym**, że zawiera:
  - rozgałęźnik (5) przystosowany do powielania sygnału analogowego ( $S$ ) na sygnały pośrednie ( $S_A, S_B, S_C, S_D$ ) w liczbie odpowiadającej liczbie przyjętych uprzednio progów ( $V_A, V_B, V_C, V_D$ ),
  - układ FPGA (10) wyposażony w buforów różnicowe (11A, 11B, 11C, 11D), których wyjścia przyłączone są do ciągów (20A, 20B, 20C, 20D) elementów opóźniających (21, 22, 23), w liczbie równej liczbie progów ( $V_A, V_B, V_C, V_D$ ),

- przy czym do wejścia każdego z buforów różnicowych (11A, 11B, 11C, 11D) jest przyłączony odrębny sygnał pośredni ( $S_A, S_B, S_C, S_D$ ) oraz napięcie odniesienia odpowiadające określonej progowi ( $V_A, V_B, V_C, V_D$ ),
- do każdego z ciągów (20A, 20B, 20C, 20D) przyłączone są generatory wektorów (31A, 31B, 31C, 31D) podłączone do wspólnego sygnału zegarowego (CLK), przystosowane do odczytywania we wspólnym dla wszystkich generatorów momencie bieżącej wartości sygnału wyjściowego każdego elementu opóźniającego (21, 22, 23) w danym ciągu (20A, 20B, 20C, 20D) i podawania tej wartości w postaci wektora wyjściowego ciągu ( $W_A, W_B, W_C, W_D$ ).

## Rysunki

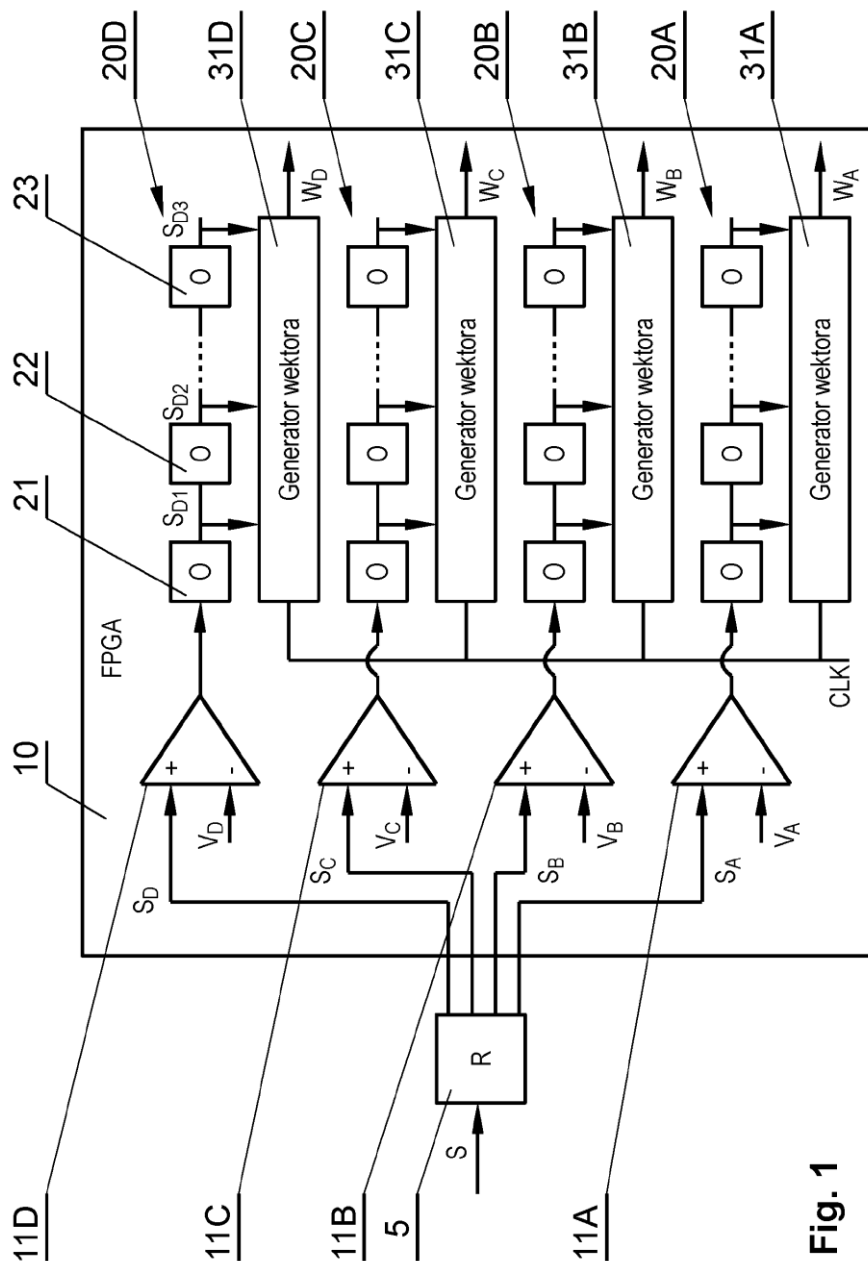


Fig. 1

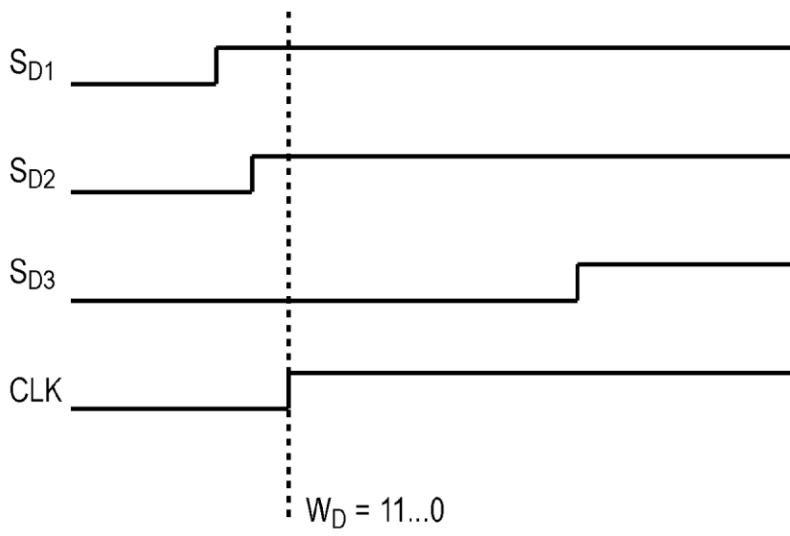


Fig. 2

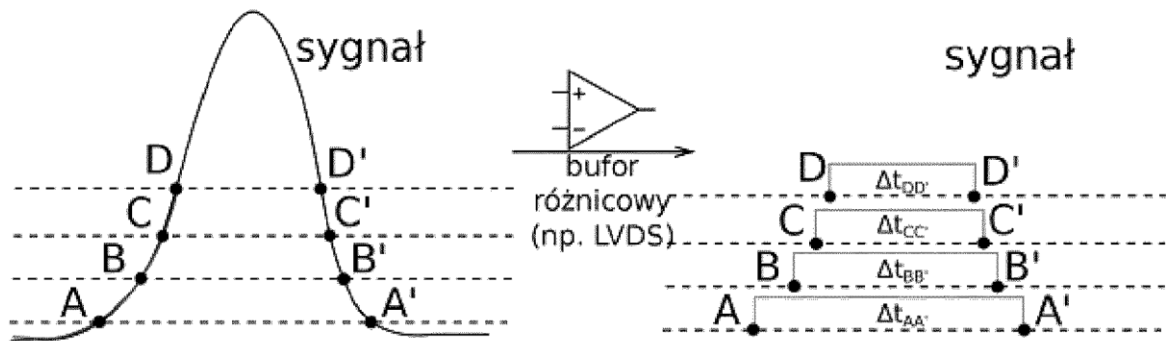


Fig. 3

